

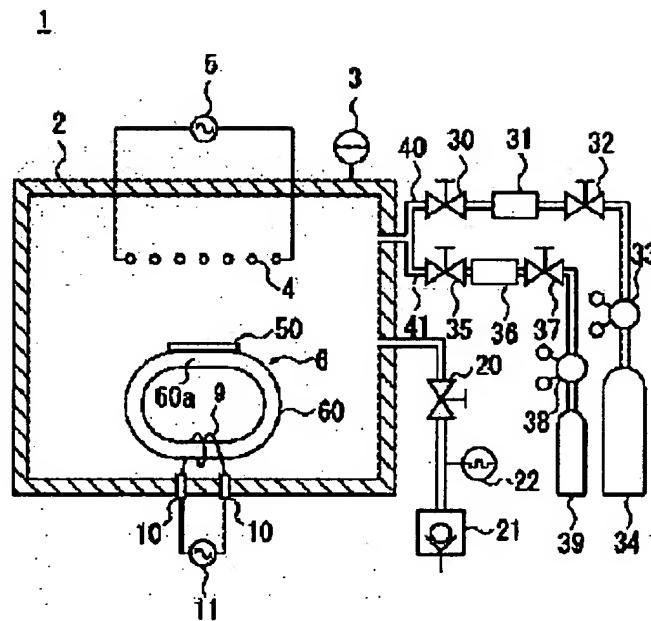
FILM DEPOSITION METHOD AND FILM DEPOSITION APPARATUS

Patent number: JP2003055768
Publication date: 2003-02-26
Inventor: SEKI SEIJI; AGAWA YOSHIAKI; CHIN KOKUKA
Applicant: ULVAC JAPAN LTD
Classification:
- **international:** C23C16/44; C01B31/02
- **european:**
Application number: JP20010198583 20010629
Priority number(s):

Abstract of JP2003055768

PROBLEM TO BE SOLVED: To provide a technology of forming a laminar graphite-based thin film on a substrate having a conductive surface.

SOLUTION: A film deposition apparatus 1 has a vacuum vessel 2 to which a predetermined reaction gas can be introduced, and an electric field generating means 6 to generate an AC electric field in a predetermined direction is provided in the vacuum vessel 2. The electric field generating means 6 comprises a rectangular annular core 60 and a coil 9 wound around the core 60. The AC electric field is generated in the direction along the substrate 50 by applying high frequency power to the coil 9, and applied to the substrate 50.



Data supplied from the **esp@cenet** database - Patent Abstracts of Japan

THIS PAGE BLANK (USPTO)

Family list

1 family member for:

JP2003055768

Derived from 1 application.

1 FILM DEPOSITION METHOD AND FILM DEPOSITION APPARATUS

Publication info: **JP2003055768 A** - 2003-02-26

Data supplied from the **esp@cenet** database - Worldwide

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-55768

(P2003-55768A)

(43)公開日 平成15年2月26日 (2003.2.26)

(51)Int.Cl.*

C 23 C 16/44

C 01 B 31/02

// B 82 B 3/00

識別記号

101

F I

データコード(参考)

C 23 C 16/44

A 4 G 0 4 6

C 01 B 31/02

1 0 1 F 4 K 0 3 0

B 82 B 3/00

審査請求 未請求 請求項の数17 OL (全 8 頁)

(21)出願番号 特願2001-198583(P2001-198583)

(22)出願日 平成13年6月29日 (2001.6.29)

(31)優先権主張番号 特願2001-172269(P2001-172269)

(32)優先日 平成13年6月7日 (2001.6.7)

(33)優先権主張国 日本 (JP)

(71)出願人 000231464

株式会社アルパック

神奈川県茅ヶ崎市萩園2500番地

(72)発明者 関 整爾

茨城県つくば市松代1-13-12

(72)発明者 阿川 義昭

神奈川県茅ヶ崎市萩園2500番地 日本真空
技術株式会社内

(74)代理人 100106666

弁理士 阿部 英樹 (外1名)

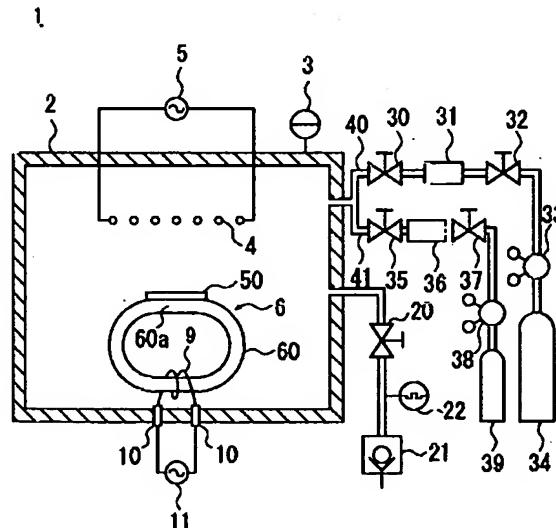
最終頁に続く

(54)【発明の名称】 成膜方法及び成膜装置

(57)【要約】

【課題】導電性の表面を有する基板上にグラファイト系の薄膜を層状に形成する技術を提供する。

【解決手段】本発明の成膜装置1は、所定の反応ガスを導入可能に構成された真空槽2を有し、この真空槽2内に、所定の方向の交流電界を発生するように構成された電界発生手段6を備える。電界発生手段6は、矩形環状のコア60と、コア60に巻回されたコイル9とを有する。コイル9に対して高周波電力を印加することによって基板50に沿う方向の交流電界を発生させて基板50に印加する。



【特許請求の範囲】

【請求項1】真空中で化学気相反応によって成膜対象物に膜を形成する成膜方法であって、

前記成膜対象物に対し、当該成膜対象物に沿って交流電界を印加することを特徴とする成膜方法。

【請求項2】前記成膜対象物に沿う交流電界は、所定のコアに巻回されたコイルに対して高周波電力を印加することによって形成することを特徴とする請求項1記載の成膜方法。

【請求項3】前記コイルに対して10kHz以上の高周波電力を印加することを特徴とする請求項2記載の成膜方法。

【請求項4】前記成膜対象物は、その表層部分が導電性を有していることを特徴とする請求項1乃至3のいずれか1項記載の成膜方法。

【請求項5】真空中で化学気相反応によって成膜対象物に膜を形成する成膜方法であって、

前記成膜対象物に対し、当該成膜対象物に沿って静電界を印加することを特徴とする成膜方法。

【請求項6】前記成膜対象物に沿う静電界は、当該成膜対象物の近傍に設けた一対の電極間に所定の電位差を発生させることによって形成することを特徴とする請求項5記載の成膜方法。

【請求項7】前記成膜対象物は、その表層部分が導電性を有していることを特徴とする請求項5又は6のいずれか1項記載の成膜方法。

【請求項8】前記成膜対象物は、その表層部分に導電性で島状の被成膜部が設けられていることを特徴とする請求項7記載の成膜方法。

【請求項9】請求項1乃至8のいずれか1項記載の方法によって形成されたことを特徴とする薄膜。

【請求項10】所定の反応ガスを導入可能に構成され、化学気相反応によって成膜対象物に膜を形成するための真空槽と、

前記成膜対象物の近傍に配設され、当該成膜対象物に沿う方向の交流電界を発生するように構成された電界発生手段とを備えたことを特徴とする成膜装置。

【請求項11】前記電界発生手段は、環状のコアと、該コアに巻回されたコイルと、該コイルに接続された高周波電源とを有することを特徴とする請求項10記載の成膜装置。

【請求項12】前記コアは、当該成膜対象物に対してほぼ平行な交流電界印加部を有することを特徴とする請求項11記載の成膜装置。

【請求項13】前記コアは、長円形状に形成されていることを特徴とする請求項10乃至12のいずれか1項記載の成膜装置。

【請求項14】前記コイルは、前記コアに対して1回乃至3回巻回されていることを特徴とする請求項11乃至13のいずれか1項記載の成膜装置。

【請求項15】前記コアは、当該成膜対象物を保持する保持部を兼ねていることを特徴とする請求項11乃至14のいずれか1項記載の成膜装置。

【請求項16】所定の反応ガスを導入可能に構成され、化学気相反応によって成膜対象物に膜を形成するための真空槽と、

前記成膜対象物の近傍に配設され、当該成膜対象物に沿う方向の静電界を発生するように構成された電界発生手段とを備えたことを特徴とする成膜装置。

【請求項17】前記電界発生手段は、前記成膜対象物を側方から挟むように配置される一対の平行電極と、該一対の平行電極に接続された直流電源とを有することを特徴とする請求項16記載の成膜装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、熱CVDならびにプラズマCVDにおいて電界を印加することによって、その膜質を制御したりできるプロセスに適応される。具体的にはダイヤモンドやカーボンナノチューブ等のグラファイト系薄膜において、その材料の向きや配向性が電界を印加することによって制御できるものに関する。

【0002】

【従来の技術】従来の技術の構成を図5を用いて説明する。図5中、符号101は真空チャンバ(以下「チャンバ」という。)であり、このチャンバ102は、金属を用いて製作されグランド電位に接地されている。チャンバ102には、キャパシタスマノメータ102aが取り付けられている。

【0003】チャンバ102内の上部には、高融点金属(例えばタンクステン、レニウム)からなり例え波状に形成されたフィラメント103が、水平面に対して平行になるように配置されている。

【0004】フィラメント103は、チャンバ102の外部に設けられたフィラメント加熱電源に接続されている。

【0005】また、チャンバ102内には、高融点金属からなる円板状の基板ホルダ105が設けられ、この基板ホルダ105は、碍子107によってチャンバ102から電気的に絶縁されている。そして、基板ホルダ105上には、ガラス基板上に磁性材が成膜された基板110が設置されている。

【0006】基板ホルダ105は、直流電源であるバイアス電源106のマイナス側の出力端子に接続されている。一方、バイアス電源106のプラス側の出力端子はグランド電位に接地されている。

【0007】また、基板ホルダ105とフィラメント103との間には、グランド電位に接地されたグランド電位形成板108が配設されている。

【0008】一方、チャンバ102は、仕切バルブ109を介して真空ポンプ110に取り付けられている。こ

ここで、仕切バルブ109の上流側には、ピラニ真空計111が設けられている。

【0009】また、チャンバ102は、仕切バルブ112、マスフローコントローラ113、仕切バルブ114及びレギュレータ115を介してガスピンベ116に気密に接続されるとともに、仕切バルブ117、マスフローコントローラ118、仕切バルブ119及びレギュレータ120を介してガスピンベ121に気密に接続され、これによりチャンバ102内に水素とメタンを導入するようになっている。

【0010】このような装置を用い、熱CVD法によってグラファイト系の膜を形成する場合には、まず、仕切バルブ109を開けて真空ポンプ110を駆動させ、チャンバ102内を排気し、 1×10^{-2} Torr (1 Torrは133.322Pa) 程度の真空状態にする。

【0011】次に、ガスピンベ116、121の元栓を開けてレギュレータ115、120を1気圧より少し高めに設定し各仕切バルブ114、119を開く。そして、マスフローコントローラ113、118を徐々に開いて導入ガスの流量をメタン: 2 sccm、水素: 8 sccmに設定し、仕切バルブ112、117の解放度を調整し、チャンバ102内の圧力を1~10 Torrに設定する。

【0012】この状態でフィラメント加熱電源104からフィラメント103に通電し、フィラメント103の温度が1500°C以上~2000°Cになるように設定する。さらにこの状態でバイアス電源106から基板ホルダ105に300V程度出力して基板150に電圧を印加する。この状態で成膜を続けると基板150上にカーボンナノチューブが成長する。

【0013】図6(a)~(d)は、基板ホルダ105に電圧を印加した場合の電気力線図を示すものである。基板150は、その表面上に磁性材料(金属)が成膜されていることから導伝体であり、また電位形成板108はプラス電位であることから基板150に対して電気力線120が形成される。この場合、基板150上が導電性薄膜で被覆されているため電気力線120は基板150に対して垂直に入射する。

【0014】図6(b)は、上述したような電気力線が形成されている場合のカーボンナノチューブの一例であり、カーボンナノチューブ200は電気力線120と同じ方向、つまり資料基板150に対して垂直に形成される。

【0015】

【発明が解決しようとする課題】このような従来の熱CVDにおいて電界を印加する方法では、グラファイト系材料を基板に対して平行に形成することはできないという問題がある。

【0016】つまり、例えば図6(c)に示すように、基板150に対して平行な電界を形成しようとして電位

形成板108を基板150に対して垂直に設置すると、電気力線120は基板150に対して平行に放出されるが、基板150の表面が導電性薄膜に覆われ導伝体となっているため、図6(d)に示すように、基板150に到達する際には、電気力線120は基板150に対して垂直に入射し、その結果、基板150上に層状に膜を形成することができない。

【0017】本発明は、このような従来の技術の課題を解決するためになされたもので、導電性の表面を有する基板上にグラファイト系の薄膜を層状に形成する技術を提供することを目的とする。

【0018】

【課題を解決するための手段】上記目的を達成するためになされた請求項1記載の発明は、真空中で化学気相反応によって成膜対象物に膜を形成する成膜方法であって、前記成膜対象物に対し、当該成膜対象物に沿って交流電界を印加することを特徴とする成膜方法である。

【0019】請求項2記載の発明は、請求項1記載の発明において、前記成膜対象物に沿う交流電界は、所定のコアに巻回されたコイルに対して高周波電力を印加することによって形成することを特徴とする。

【0020】請求項3記載の発明は、請求項2記載の発明において、前記コイルに対して10 kHz以上の高周波電力を印加することを特徴とする。

【0021】請求項4記載の発明は、請求項1乃至3のいずれか1項記載の発明において、前記成膜対象物は、その表層部分が導電性を有していることを特徴とする。

【0022】請求項5記載の発明は、真空中で化学気相反応によって成膜対象物に膜を形成する成膜方法であって、前記成膜対象物に対し、当該成膜対象物に沿って静電界を印加することを特徴とする。

【0023】請求項6記載の発明は、請求項5記載の発明において、前記成膜対象物に沿う静電界は、当該成膜対象物の近傍に設けた一对の電極間に所定の電位差を発生させることによって形成することを特徴とする。

【0024】請求項7記載の発明は、請求項5又は6のいずれか1項記載の発明において、前記成膜対象物は、その表層部分が導電性を有していることを特徴とする。

【0025】請求項8記載の発明は、請求項7記載の発明において、前記成膜対象物は、その表層部分に導電性で島状の被成膜部が設けられていることを特徴とする。

【0026】請求項9記載の発明は、請求項1乃至8のいずれか1項記載の方法によって形成されたことを特徴とする薄膜である。

【0027】請求項10記載の発明は、所定の反応ガスを導入可能に構成され、化学気相反応によって成膜対象物に膜を形成するための真空槽と、前記成膜対象物の近傍に配設され、当該成膜対象物に沿う方向の交流電界を発生するように構成された電界発生手段とを備えたことを特徴とする成膜装置である。

【0028】請求項11記載の発明は、請求項10記載の発明において、前記電界発生手段は、環状のコアと、該コアに巻回されたコイルと、該コイルに接続された高周波電源とを有することを特徴とする。

【0029】請求項12記載の発明は、請求項11記載の発明において、前記コアは、当該成膜対象物に対してほぼ平行な交流電界印加部を有することを特徴とする。

【0030】請求項13記載の発明は、請求項10乃至12乃至のいずれか1項記載の発明において、前記コアは、長円形状に形成されていることを特徴とする。

【0031】請求項14記載の発明は、請求項11乃至13乃至のいずれか1項記載の発明において、前記コイルは、前記コアに対して1回乃至3回巻回されていることを特徴とする。

【0032】請求項15記載の発明は、請求項11乃至14乃至のいずれか1項記載の発明において、前記コアは、当該成膜対象物を保持する保持部を兼ねていることを特徴とする。

【0033】請求項16記載の発明は、所定の反応ガスを導入可能に構成され、化学気相反応によって成膜対象物に膜を形成するための真空槽と、前記成膜対象物の近傍に配設され、当該成膜対象物に沿う方向の静電界を発生するように構成された電界発生手段とを備えたことを特徴とする成膜装置である。

【0034】請求項17記載の発明は、請求項16記載の発明において、前記電界発生手段は、前記成膜対象物を側方から挟むように配置される一対の平行電極と、該一対の平行電極に接続された直流電源とを有することを特徴とする。

【0035】本発明にあっては、例えば電界発生手段によって成膜対象物に沿う方向の交流電界を発生させ、この交流電界を成膜対象物に印加することによって、成膜対象物の表面に沿う方向に導電性の膜を成長させることができることになる。

【0036】この場合、例えば環状のコアを用い、このコアに例えば1回乃至3回巻回されたコイルに対して例えば10 kHz以上の高周波電力を印加することによって簡素な構成で最適の交流電界を形成することができる。

【0037】そして、コアが成膜対象物に対してほぼ平行な交流電界印加部を有していれば、容易に成膜対象物に沿う方向の交流電界を発生させて成膜対象物に印加することができる。

【0038】一方、本発明に係るコアは、高周波電力を印加する際の損失を小さくするため例えば薄いテープ状の部材を積層して作成することが好ましいが、その場合、コアを長円形状に形成するようにすれば、円形を押しつぶすだけで作成することができるので、製造が容易になるというメリットがある。

【0039】さらに、コアが成膜対象物を保持する保持

部を兼ねるように構成すれば、より簡素な構成の成膜装置が得られる。

【0040】そして、このような本発明によれば、表層部分が導電性を有している成膜対象物に対し、簡素な構成の成膜装置を用いて例えばグラファイト系の薄膜を形成することができる。

【0041】また、本発明にあっては、例えば電界発生手段によって成膜対象物に沿う方向の静電界を発生させ、この静電界を成膜対象物に印加することによっても、成膜対象物の表面に沿う方向に導電性の膜を成長させることができることになる。

【0042】この場合、成膜対象物の近傍に当該成膜対象物を例えば側方から挟むように一対の電極を設け、これら一対の電極間に電圧を印加して所定の電位差を発生させるようにすれば、簡素な構成で最適の静電界を形成することができる。

【0043】

【発明の実施の形態】以下、本発明に係る成膜装置の実施の形態を図面を参照して詳細に説明する。図1は、本実施の形態の成膜装置の概略構成を示すものである。図1に示すように、本実施の形態の成膜装置1は、後述する基板(成膜対象物)50に対して成膜を行うための真空チャンバ(真空槽、以下「チャンバ2」という。)を有している。

【0044】このチャンバ2は、金属を用いて製作されグランド電位に接地されている。また、チャンバ2には、キャパシタスマノメータ3が取り付けられている。

【0045】チャンバ2内の上部には、高融点金属(例えばタングステン、レニウム)からなるフィラメント4が、水平面に対して平行になるように配置されている。

【0046】フィラメント4は、チャンバ2の外部に設けられたフィラメント加熱電源5に接続されている。

【0047】本実施の形態においては、チャンバ2内に、次のような電界発生手段6が設けられている。本実施の形態の電界発生手段6は、基板保持部を兼ねるもので、長円形状のコア60を有する基板ホルダ7を有し、この基板ホルダ7上には、ガラス基板上に磁性材が成膜された基板50が設置されるようになっている。

【0048】本実施の形態のコア60は、高透磁率の材料(例えばFe基合金)からなるもので、その上部には、成膜対象である基板50と同等の大きさで、水平な保持面を有する交流電界印加部60aが設けられている。

【0049】この場合、コア60は、高周波電力を印加する際の損失を小さくするため例えば薄いテープ状の部材を積層して作成することが好ましい。

【0050】コア60のチャンバ2側の部分にはコイル9が1回乃至3回巻回され、このコイル9は、チャンバ2に対して絶縁された導入端子10を介してチャンバ2

の外部に引き出されている。そして、本実施の形態の場合、この引き出されたコイル9は、出力が±1500V、周波数100kHz以上の高周波電源11に接続されている。

【0051】一方、チャンバ2は、仕切バルブ20を介して真空ポンプ21に接続され、さらに、この仕切バルブ20の上流側には、ピラニ真空計22が設けられている。

【0052】また、チャンバ2は、仕切バルブ30、マスフローコントローラ31、仕切バルブ32及びレギュレータ33を介してガスポンベ34に気密に接続されるとともに、仕切バルブ35、マスフローコントローラ36、仕切バルブ37及びレギュレータ38を介してガスポンベ39に気密に接続され、これによりチャンバ2内に反応ガスである水素ガスとメタンガスを導入するようになっている。

【0053】なお、本実施の形態にあっては、ガス導入管40、41を連結し、水素ガスとメタンガスをチャンバ2の外部で混合した状態でチャンバ2内に導入するよう構成されている。

【0054】本発明の原理を図2(a) (b)を用いて説明する。図2(a) (b)に示されているように、コア60に高周波を印加すると、コア60内に、交流磁場が発生する。図2(b)に示すように、この交流磁場は、コア60内において、コア60の周方向に沿って磁力線(B)が通過している(図2(b)中、紙面に垂直方向)。そして、この磁力線(B)が時間的な変化することによって、磁力線(B)と垂直方向(図2(b)中、紙面に平行方向)に交流の電界(E)が発生する。

【0055】この電界(E)の強度は、(1)式の計算式で示される。

【0056】

$$E = a \times B_0 \times \omega \times \cos \omega t \dots \text{式(1)}$$

ここでは、コア60の厚さaを1cm(10^{-2} m)、コア60内で形成される磁束密度 B_0 を1T、高周波電源の周波数 ω とする。

【0057】そして、

$f = 100 \text{ kHz}$

$\omega = 2 \times \pi \times f = 2 \times 3.14 \times 100 \times 10^3$

とし、これらの値を(1)式に代入すると、電界(E)の強度は、

$E = 3 \times 10^3 \text{ V/m} = 30 \text{ V/cm}$

となる。

【0058】この高周波電源に必要とされる出力電圧は、Φ20cm基板を搭載すると仮定すると、

$V_{rf} = 2 \times 20 \text{ cm} \times 30 \text{ V/cm} = 1200 \text{ V}$

となる。

【0059】つまり、この場合の必要な出力電圧は、

$V_{rf} = \pm 1200 \text{ V}$

であることがわかる。

【0060】以上述べたように本実施の形態にあっては、電界発生手段6によって基板50に沿う方向の交流電界を発生させ、この交流電界を基板50に印加するようにしたことから、基板50の表面方向にグラファイト系の膜を成長させ層状に形成することができる。

【0061】特に、本実施の形態のように環状のコア60を用い、このコア60に1回乃至3回巻かれたコイル9に対して例えば100kHz以上の高周波電力を印加することによって簡素な構成で最適の交流電界を形成することができる。

【0062】また、本実施の形態の場合は、コア60が、基板50に対して平行な交流電界印加部60aを有しているので、基板50に沿う方向の交流電界を基板50に印加することができる。

【0063】なお、本実施の形態のコア60は長円形状に形成され、円形を押しつぶすだけで作成することができる、容易に製造することができるものである。

【0064】さらにまた、コア60が基板50を保持する保持部を兼ねているので、簡素な構成の成膜装置が得られる。

【0065】そして、このような本発明によれば、表層部分が導電性を有している基板50に対し、簡素な構成の成膜装置を用いて例えばグラファイト系の薄膜を形成することができる。

【0066】図3は、本発明の他の実施の形態の成膜装置の概略構成図、図4(a)は、本実施の形態における成膜対象物を示す平面図、図4(b)は、図4(a)のS-S線断面図である。以下、上記実施の形態と対応する部分については、同一の符号を付しその詳細な説明を省略する。

【0067】図3に示すように、本実施の形態の成膜装置1Aは、従来例と同様の基板ホルダ51を有し、この基板ホルダ51は、グランド電位に接地されたバイアス電源52のマイナス側の出力端子に接続されている。

【0068】図4(a) (b)に示すように、本実施の形態の場合は、成膜対象物として、例えばシリコンウェハ53上に、絶縁層54及び半導体層55が順次全面にわたって形成された基板50Aが用いられる。

【0069】ここで、絶縁層54は、シリコンウェハ53と半導体層55間において安定して電圧を印加するためのもので、その構成する材料は特に限定されることはないが、耐電圧の確保及び成膜の容易さの観点からは、シリコン酸化膜(SiO_2)を形成することが好ましい。

【0070】この場合、絶縁層54の厚さは特に限定されることはないが、耐電圧の確保の観点からは、0.1~10 μm とすることが好ましく、より好ましい絶縁層54の厚さは、1~10 μm である。

【0071】また、絶縁層54を形成する方法は特に限定されることはないが、膜厚制御性の容易さの観点からは、真空蒸着法によって形成することが好ましい。

【0072】また、半導体層55を構成する材料は特に限定されることはないが、最適な導伝性を得る観点からは、シリコンを用いて形成することが好ましい。

【0073】この場合、半導体層55の厚さは特に限定されることはないが、最適な体積抵抗率を得る観点からは、0.01～10μmとすることが好ましく、より好ましい半導体層55の厚さは、0.1～10μmである。

【0074】また、半導体層55を形成する方法は特に限定されることはないが、膜厚制御性の容易さの観点からは、真空蒸着法によって形成することが好ましい。

【0075】さらに、半導体層55の表面には、島状の被成膜部56が複数個形成されている。

【0076】ここで、被成膜部56を構成する材料は特に限定されることはないが、カーボンナノチューブを成長させる観点からは、導入される反応ガスに対して触媒反応する金属を用いて形成することが好ましい。

【0077】例えば、本実施の形態のようにCH₄とH₂を導入する場合には、ニッケル(Ni)を用いることが好ましい。

【0078】この場合、被成膜部56の厚さは特に限定されることはないが、量産性確保の観点からは、0.05～0.2μmとすることが好ましく、より好ましい被成膜部56の厚さは、0.1～0.2μmである。

【0079】また、被成膜部56を形成する方法は特に限定されることはないが、高純度の膜を形成する観点からは、真空蒸着法によって形成することが好ましい。

【0080】さらに、被成膜部56の形状は、電極形成の容易さの観点から、正方形形状とすることが好ましい。

【0081】この場合、被成膜部56の大きさは、デバイスの作り易さの観点から、0.1～1μmとすることが好ましい。

【0082】また、被成膜部56間の間隔は、電流量の最適化の観点から、0.1～1mmとすることが好ましい。

【0083】本実施の形態にあっては、チャンバ2内に、次のような電界発生手段6Aが設けられている。

【0084】この電界発生手段6Aは、半導体層55の一対の対向する端縁部の側部に設けられた第1及び第2の電極61、62を有している。

【0085】ここで、第1及び第2の電極61、62を構成する材料は特に限定されることはないが、デバイスの作り易さと抵抗値の低さの観点からは、例えば白金を用いて形成することが好ましい。

【0086】また、第1及び第2の電極61、62を形成する方法は特に限定されることはないが、膜厚制御性の容易さの観点からは、真空蒸着法によって形成することが好ましい。

【0087】なお、絶縁層54の絶縁性確保のため、第1及び第2の電極61、62は上述した絶縁層54に掛からないように形成する必要がある。

【0088】そして、上述した第1及び第2の電極61、62は、両極性出力可能な直流電源63に接続されている。この場合、直流電源63の出力端子ではない方の端子はグランド電位に接地されている。

【0089】そして、直流電源63から第1及び第2の電極61、62に所定の電圧を印加する。この場合、第1及び第2の電極に印加する電圧は、絶縁層54の耐電圧確保の観点から、20～50Vとすることが好ましい。

【0090】そして、第1及び第2の電極61、62に所定の電圧を印加すると、第1及び第2の電極61、62間の半導体層55に基板50Aに沿う方向の電流が流れ、その結果、被成膜部56の表面において基板50Aに対して平行な静電界が形成され、基板50Aの表面方向にグラファイト系の膜が成長する。

【0091】このように本実施の形態にあっては、電界発生手段6Aによって基板50Aに沿う方向の静電界を発生させ、この静電界を基板50Aに印加するようにしたことから、基板50Aの表面方向にグラファイト系の膜を成長させ層状に形成することが可能になる。

【0092】特に本実施の形態にあっては、基板を側方から挟むように第1及び第2の電極61、62を設け、これら第1及び第2の電極61、62間に電圧を印加して所定の電位差を発生させるようにしたことから、簡素な構成で最適の静電界を形成することができる。

【0093】

【発明の効果】以上述べたように本発明によれば、導電性の表面を有する基板上にグラファイト系の薄膜を層状に形成することができる。

【図面の簡単な説明】

【図1】本発明に係る成膜装置の実施の形態の成膜装置の概略構成図

【図2】(a)：本発明の原理を示す説明図

(b)：図2(a)のQ-Q線断面図

【図3】本発明の他の実施の形態の成膜装置の概略構成図

【図4】(a)：同実施の形態における成膜対象物を示す平面図

(b)：図4(a)のS-S線断面図

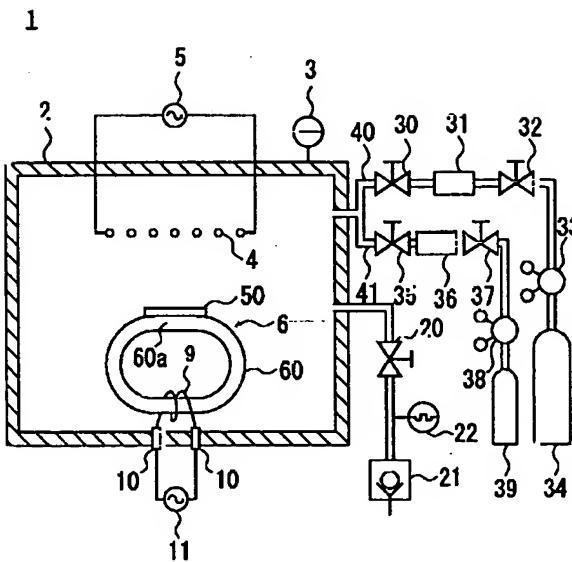
【図5】従来の成膜装置の概略構成図

【図6】(a)～(d)従来技術の課題を示す説明図

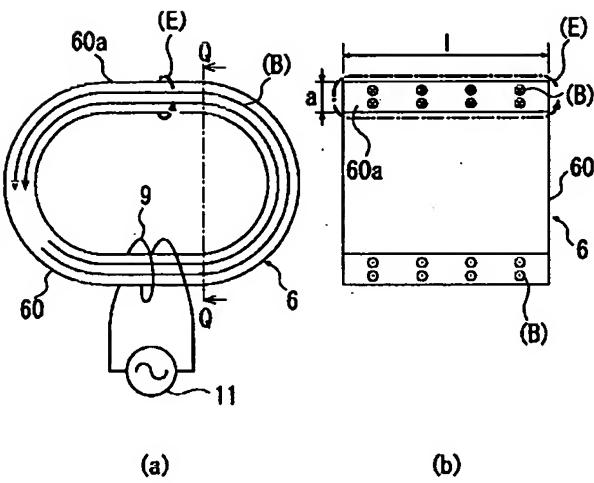
【符号の説明】

1…成膜装置 2…真空チャンバ(真空槽) 6…電界発生手段 7…基板ホルダ 9…フィラメント 50…基板 60…コア

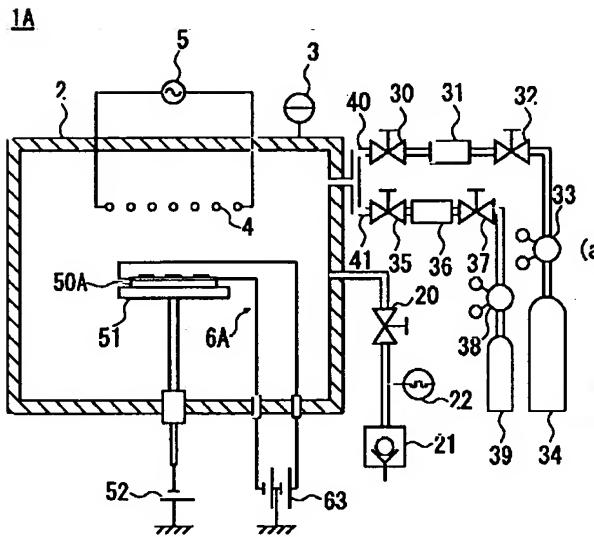
【図1】



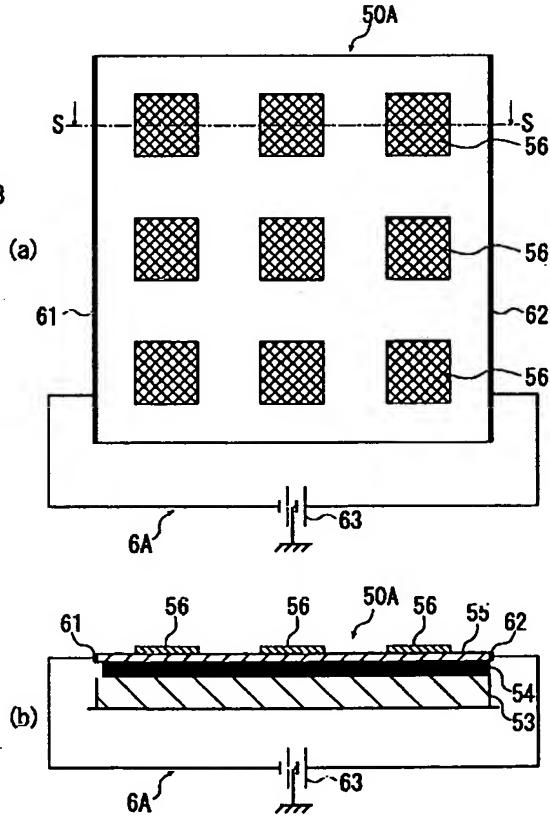
【図2】



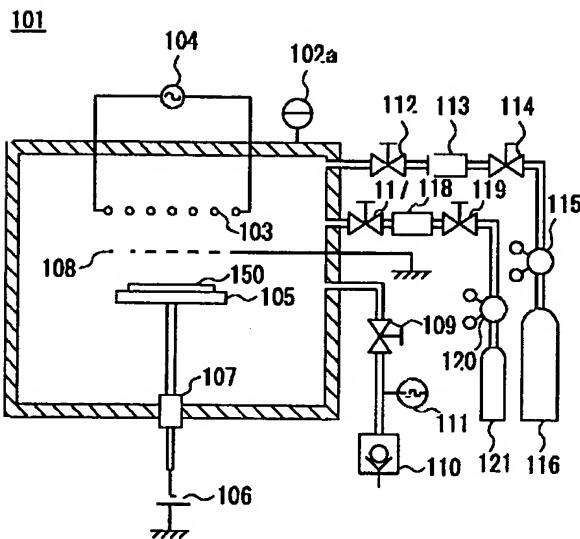
【図3】



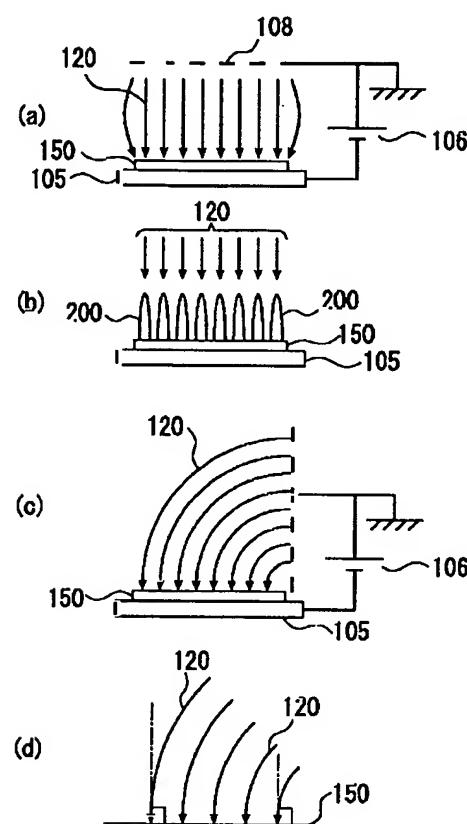
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 沈 国華

神奈川県茅ヶ崎市萩園2500番地 日本真空
技術株式会社内

F ターム(参考) 4G046 CA01 CB01 CB03 EB13 EC03

GA01

4K030 BA27 BA28 FA01 FA10 JA14
JA17 JA18 KA15 KA20